

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-197725
 (43)Date of publication of application : 19.07.2001

(51)Int.Cl. H02M 1/08
 H02M 7/48

(21)Application number : 2000-005932
 (22)Date of filing : 07.01.2000

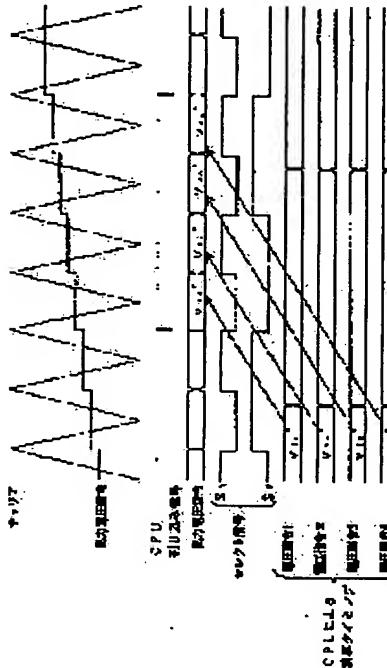
(71)Applicant : FUJI ELECTRIC CO LTD
 (72)Inventor : ITO JUNICHI
 ISHII SHINICHI
 MATSUMOTO YOSHIHIRO

(54) METHOD FOR GENERATING PWM PULSE

(57)Abstract:

PROBLEM TO BE SOLVED: To approximate an output voltage and current of a PWM power converter to the sine wave for much contribution to elimination of torque ripple in load and fluctuation in rotation.

SOLUTION: In this method of generating the PWM pulse, a plurality of output voltage commands (hereinafter, referred to as the reference voltage commands) calculated in a constant period with an arithmetic means are interpolated with a plurality of output voltage commands (hereinafter, referred to as the interpolation voltage commands), and these interpolation voltage commands are compared with the carrier to generate PWM pulse. The reference voltage command calculated previously with the arithmetic means is approximated with the linear approximation method to generate a plurality of interpolation voltage commands.



LEGAL STATUS

[Date of request for examination] 14.03.2003
 [Date of sending the examiner's decision of rejection]
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]
 [Patent number] 3634222
 [Date of registration] 07.01.2005
 [Number of appeal against examiner's decision of rejection]
 [Date of requesting appeal against examiner's decision of rejection]
 [Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2001-197725
(P2001-197725A)

(43)公開日 平成13年7月19日(2001.7.19)

(51)Int.Cl.
H 02 M 1/08
7/48識別記号
3 1 1F I
H 02 M 1/08
7/48テ-マ-コ-ド*(参考)
3 1 1 D 5 H 0 0 7
F 5 H 7 4 0
J

審査請求 未請求 請求項の数12 O L (全 13 頁)

(21)出願番号 特願2000-5932(P2000-5932)

(22)出願日 平成12年1月7日(2000.1.7)

(71)出願人 000005234
富士電機株式会社
神奈川県川崎市川崎区田辺新田1番1号(72)発明者 伊東 淳一
神奈川県川崎市川崎区田辺新田1番1号
富士電機株式会社内(72)発明者 石井 新一
神奈川県川崎市川崎区田辺新田1番1号
富士電機株式会社内(74)代理人 100091281
弁理士 森田 雄一

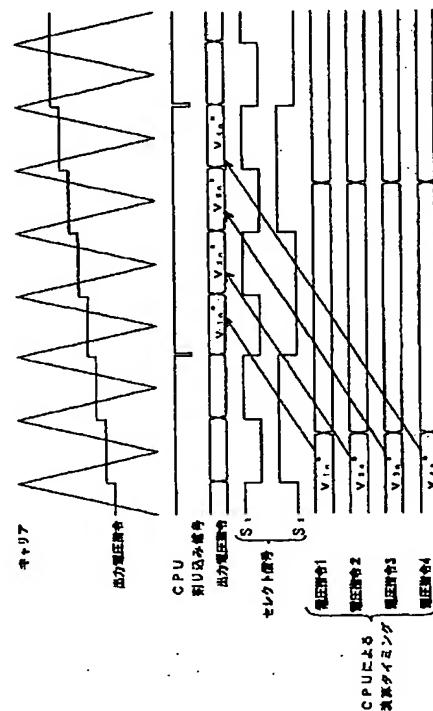
最終頁に続く

(54)【発明の名称】 PWMパルスの発生方法

(57)【要約】

【課題】 PWM電力変換器の出力電圧及び電流を正弦波に近付け、負荷のトルクリップルや回転むらの解消に寄与する。

【解決手段】 演算手段により一定周期で演算される複数の出力電圧指令（以下、基準電圧指令という）を複数の出力電圧指令（以下、補間電圧指令という）により補間し、これらの補間電圧指令を搬送波と比較してPWMパルスを発生させるPWMパルスの発生方法に関する。演算手段により前回演算した基準電圧指令と今回演算した基準電圧指令とを直線近似してその間の複数の補間電圧指令を生成する。



【特許請求の範囲】

【請求項1】 演算手段により一定周期で演算される複数の出力電圧指令（以下、基準電圧指令という）を複数の出力電圧指令（以下、補間電圧指令という）により補間し、これらの補間電圧指令をキャリアと比較してPWMパルスを発生させるPWMパルスの発生方法において、前回演算した基準電圧指令と今回演算した基準電圧指令とを直線近似してその間の複数の補間電圧指令を生成することを特徴とするPWMパルスの発生方法。

【請求項2】 演算手段により一定周期で演算される複数の出力電圧指令（以下、基準電圧指令という）を複数の出力電圧指令（以下、補間電圧指令という）により補間し、これらの補間電圧指令をキャリアと比較してPWMパルスを発生させるPWMパルスの発生方法において、前回演算した基準電圧指令と今回演算した基準電圧指令と次回演算される基準電圧指令とを直線近似して今回演算した基準電圧指令と次回演算される基準電圧指令との間の複数の補間電圧指令を生成することを特徴とするPWMパルスの発生方法。

【請求項3】 演算手段により一定周期で演算される複数の出力電圧指令（以下、基準電圧指令という）を複数の出力電圧指令（以下、補間電圧指令という）により補間し、これらの補間電圧指令をキャリアと比較してPWMパルスを発生させるPWMパルスの発生方法において、前回演算した基準電圧指令と今回演算した基準電圧指令と次回演算される基準電圧指令とを直線近似すると共に、前回演算した基準電圧指令と今回演算した基準電圧指令との平均値を求め、この平均値を第1の補間電圧指令としてそれ以降の複数の補間電圧指令を生成することを特徴とするPWMパルスの発生方法。

【請求項4】 演算手段により一定周期で演算される複数の出力電圧指令（以下、基準電圧指令という）を複数の出力電圧指令（以下、補間電圧指令という）により補間し、これらの補間電圧指令をキャリアと比較してPWMパルスを発生させるPWMパルスの発生方法において、正弦波の出力電圧を直交二軸回転座標成分に分離して個別に制御する場合の、前記回転座標成分を静止座標成分へ変換する回転座標変換の角度指令を導入し、回転座標変換に使用する角度指令の前回値と今回値とを用いた演算により複数の角度指令を生成し、これらの角度指令を用いて回転座標変換を行うことにより、前回演算した基準電圧指令と今回演算した基準電圧指令との間の複数の補間電圧指令を生成することを特徴とするPWMパルスの発生方法。

【請求項5】 演算手段により一定周期で演算される複数の出力電圧指令（以下、基準電圧指令という）を複数

の出力電圧指令（以下、補間電圧指令という）により補間し、これらの補間電圧指令をキャリアと比較してPWMパルスを発生させるPWMパルスの発生方法において、

正弦波の出力電圧を直交二軸回転座標成分に分離して個別に制御する場合の、前記回転座標成分を静止座標成分へ変換する回転座標変換の角度指令を導入し、

回転座標変換に使用する角度指令の前回値と今回値とを用いた演算により複数の角度指令を生成し、これらの角

度指令を用いて回転座標変換を行うことにより、今回演算した基準電圧指令と次回の基準電圧指令との間の複数の補間電圧指令を生成することを特徴とするPWMパルスの発生方法。

【請求項6】 演算手段により一定周期で演算される複数の出力電圧指令（以下、基準電圧指令という）を複数の出力電圧指令（以下、補間電圧指令という）により補間し、これらの補間電圧指令をキャリアと比較してPWMパルスを発生させるPWMパルスの発生方法において、

正弦波の出力電圧を直交二軸回転座標成分に分離して個別に制御する場合の、前記回転座標成分を静止座標成分へ変換する回転座標変換の角度指令を導入し、回転座標変換に使用する角度指令の前回値と今回値との平均値を求めてそれ以降の複数の角度指令を生成し、これらの角度指令を用いて回転座標変換を行うことにより、前回演算した基準電圧指令と今回演算した基準電圧指令との間の複数の補間電圧指令を生成することを特徴とするPWMパルスの発生方法。

【請求項7】 演算手段により一定周期で演算される複数の出力電圧指令（以下、基準電圧指令という）を複数の出力電圧指令（以下、補間電圧指令という）により補間し、これらの補間電圧指令をキャリアと比較してPWMパルスを発生させるPWMパルスの発生方法において、

正弦波の出力電圧を直交二軸回転座標成分に分離して個別に制御する場合の、d軸電圧指令及びq軸電圧指令を導入し、

前回演算した基準電圧指令成分のd軸電圧指令及びq軸電圧指令と今回演算した基準電圧指令成分のd軸電圧指令及びq軸電圧指令とをそれぞれ直線近似してその間の複数のd軸電圧指令及びq軸電圧指令を生成すると共に、

各d軸電圧指令及びq軸電圧指令を回転座標変換することにより前回演算した基準電圧指令と今回演算した基準電圧指令との間の複数の補間電圧指令を生成することを特徴とするPWMパルスの発生方法。

【請求項8】 演算手段により一定周期で演算される複数の出力電圧指令（以下、基準電圧指令という）を複数の出力電圧指令（以下、補間電圧指令という）により補間し、これらの補間電圧指令をキャリアと比較してPW

3

Mパルスを発生させるPWMパルスの発生方法において、

- 正弦波の出力電圧を直交二軸回転座標成分に分離して個別に制御する場合の、d軸電圧指令及びq軸電圧指令を導入し、

前回演算した基準電圧指令成分のd軸電圧指令及びq軸電圧指令と今回演算した基準電圧指令成分のd軸電圧指令及びq軸電圧指令と次回演算される基準電圧指令成分のd軸電圧指令及びq軸電圧指令とそれを直線近似して今回演算した基準電圧指令成分のd軸電圧指令及びq軸電圧指令と次回演算される基準電圧指令成分のd軸電圧指令及びq軸電圧指令との間の複数のd軸電圧指令及びq軸電圧指令を生成すると共に、

各d軸電圧指令及びq軸電圧指令を回転座標変換することにより今回演算した基準電圧指令と次回演算される基準電圧指令との間の複数の補間電圧指令を生成することを特徴とするPWMパルスの発生方法。

【請求項9】 演算手段により一定周期で演算される複数の出力電圧指令（以下、基準電圧指令という）を複数の出力電圧指令（以下、補間電圧指令という）により補間し、これらの補間電圧指令をキャリアと比較してPWMパルスを発生させるPWMパルスの発生方法において、

正弦波の出力電圧を直交二軸回転座標成分に分離して個別に制御する場合の、d軸電圧指令及びq軸電圧指令を導入し、

前回演算した基準電圧指令成分のd軸電圧指令及びq軸電圧指令と今回演算した基準電圧指令成分のd軸電圧指令及びq軸電圧指令と次回演算される基準電圧指令成分のd軸電圧指令及びq軸電圧指令とそれを直線近似して前回演算した基準電圧指令成分のd軸電圧指令及びq軸電圧指令と今回演算した基準電圧指令成分のd軸電圧指令及びq軸電圧指令との平均値をそれぞれ求め、これらの平均値以降のd軸電圧指令及びq軸電圧指令を用いて回転座標変換することにより複数の補間電圧指令を生成することを特徴とするPWMパルスの発生方法。

【請求項10】 演算手段により一定周期で演算される複数の出力電圧指令（以下、基準電圧指令という）を複数の出力電圧指令（以下、補間電圧指令という）により補間し、これらの補間電圧指令をキャリアと比較してPWMパルスを発生させるPWMパルスの発生方法において、

正弦波の出力電圧を直交二軸回転座標成分に分離して個別に制御する場合の、前記回転座標成分を静止座標成分へ変換する回転座標変換の角度指令を導入し、

前回演算した基準電圧指令成分のd軸電圧指令及びq軸電圧指令と今回演算した基準電圧指令成分のd軸電圧指令及びq軸電圧指令とそれを直線近似してその間の複数のd軸電圧指令及びq軸電圧指令を生成すると共に、

4

生成した各d軸電圧指令及びq軸電圧指令を、回転座標変換に使用する角度指令の前回値と今回値とを用いた演算により生成した複数の角度指令を用いて回転座標変換することにより、前回演算した基準電圧指令と今回演算した基準電圧指令との間の複数の補間電圧指令を生成することを特徴とするPWMパルスの発生方法。

【請求項11】 演算手段により一定周期で演算される複数の出力電圧指令（以下、基準電圧指令という）を複数の出力電圧指令（以下、補間電圧指令という）により補間し、これらの補間電圧指令をキャリアと比較してPWMパルスを発生させるPWMパルスの発生方法において、

正弦波の出力電圧を直交二軸回転座標成分に分離して個別に制御する場合の、前記回転座標成分を静止座標成分へ変換する回転座標変換の角度指令を導入し、前回演算した基準電圧指令成分のd軸電圧指令及びq軸電圧指令と今回演算した基準電圧指令成分のd軸電圧指令及びq軸電圧指令と次回演算される基準電圧指令成分のd軸電圧指令及びq軸電圧指令とそれを直線近似して今回演算した基準電圧指令成分のd軸電圧指令及びq軸電圧指令と次回演算される基準電圧指令成分のd軸電圧指令及びq軸電圧指令との間の複数のd軸電圧指令及びq軸電圧指令を生成すると共に、

生成した各d軸電圧指令及びq軸電圧指令を、回転座標変換に使用する角度指令の前回値と今回値とを用いた演算により生成した複数の角度指令を用いて回転座標変換することにより、今回演算した基準電圧指令と次回の基準電圧指令との間の複数の補間電圧指令を生成することを特徴とするPWMパルスの発生方法。

【請求項12】 演算手段により一定周期で演算される複数の出力電圧指令（以下、基準電圧指令という）を複数の出力電圧指令（以下、補間電圧指令という）により補間し、これらの補間電圧指令をキャリアと比較してPWMパルスを発生させるPWMパルスの発生方法において、

正弦波の出力電圧を直交二軸回転座標成分に分離して個別に制御する場合の、前記回転座標成分を静止座標成分へ変換する回転座標変換の角度指令を導入し、

前回演算した基準電圧指令成分のd軸電圧指令及びq軸電圧指令と今回演算した基準電圧指令成分のd軸電圧指令及びq軸電圧指令と次回演算される基準電圧指令成分のd軸電圧指令及びq軸電圧指令とそれを直線近似して前回演算した基準電圧指令成分のd軸電圧指令及びq軸電圧指令と今回演算した基準電圧指令成分のd軸電圧指令及びq軸電圧指令との平均値をそれぞれ求め、これらの平均値以降のd軸電圧指令及びq軸電圧指令を生成すると共に、

生成した各d軸電圧指令及びq軸電圧指令を、回転座標変換に使用する角度指令の前回値と今回値との平均値を求めてそれ以降につき生成した複数の角度指令を用いて

5
回転座標変換することにより、前回演算した基準電圧指令と今回演算した基準電圧指令との間の複数の補間電圧指令を生成することを特徴とするPWMパルスの発生方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、デジタルハードウェアによりPWMパルスを生成して電力変換を行なうインバータ等のPWM電力変換器に適用可能な、PWMパルスの発生方法に関する。

【0002】

【従来の技術】以下では、PWM電力変換器として三相インバータを例にとり、従来技術を説明する。マイコンやDSP(ディジタル・シグナル・プロセッサ)等のCPUにより三相インバータの出力電圧指令を作成する場合、CPUの割り込み周期(演算周期)ごとにソフトウェアによって電圧指令を演算している。そして、演算した結果は、PWMパルスを発生させるデジタルハードウェア内のレジスタに書き込まれる。従って、実際にインバータが outputする電圧の更新は、マイコンやDSP等のCPUの演算周期に依存する。すなわち、インバータが周波数 f_{out} の正弦波電圧を出力する場合、CPUの演算周期を T とすれば、時間軸方向の電圧分解能 N は、次式1で表される。

【0003】

$$[数1] N = 1 / (f_{out} T)$$

【0004】図15は、CPUによって作成される一相分の出力電圧指令(相電圧指令)を示している。この図は、出力電圧の1周期を16分割したとき($T = 1 / (16 f_{out})$)に発生する正弦波の模式図である。この図から明らかなように、Nが大きいほど正弦波に近くなり、小さいほど正弦波から離れていくて波形ひずみが大きくなる。

【0005】図16は、出力電圧指令、キャリア、CPU割り込み信号の関係を示したものである。本来、キャリアはデジタル値であるが、理解を容易にするためアナログ的に示した。この図16において、CPUによって作成出力電圧指令は、割り込み信号が来てからその回における電圧指令が演算され、デジタルハードウェア内のレジスタに書き込まれる。そして、レジスタに書き込まれた電圧指令とキャリアとを比較してPWMパルスが生成される。ここでは、キャリアと比較する出力電圧指令が実際に出力されるタイミングを、次の割り込み信号の発生時とした。

【0006】

【発明が解決しようとする課題】従来、CPUによる出力電圧指令の演算周期をインバータの出力周波数に合わせて短くするには限界がある。従って、出力周波数が高いにも関わらず出力電圧指令が図15、16に示したような階段状の波形である場合には、正弦波から大きくず

れるために著しい電圧ひずみが発生する。このひずみに起因して電流も正弦波状にならず、負荷のトルクリップや回転むらが発生し、騒音発生の原因ともなる。一方、演算周期を短くするべく高速のCPUを用いることはコスト上昇の原因となるため、CPUの高速化による課題の解決にも限界がある。

【0007】そこで本発明は、演算により求められる出力電圧指令を様々な方法により補間して、キャリアと比較される出力電圧指令の時間軸方向の分解能を高め、高速のCPUを用いる等の方法を採らずに正弦波状の出力電圧を得るようにした、PWMパルスの発生方法を提供しようとするものである。

【0008】

【課題を解決するための手段】上記課題を解決するため、請求項1記載の発明は、一定周期で演算される複数の出力電圧指令(基準電圧指令という)を複数の出力電圧指令(補間電圧指令という)により補間し、これらの補間電圧指令をキャリアと比較してPWMパルスを発生させる方法において、演算手段により前回演算した基準電圧指令と今回演算した基準電圧指令とを直線近似してその間の複数の補間電圧指令を生成するものである。

【0009】まず、図1は本発明全体の原理を示すタイミング説明図である。ここでは、マイコンやDSP内のCPUの一演算周期内に出力電圧指令(補間電圧指令)を4回変化させる例を示してある。CPUの演算周期ごとに一括して計算される4つの補間電圧指令 v_{1n^*} , v_{2n^*} , v_{3n^*} , v_{4n^*} は、デジタルハードウェア内のレジスタに書き込まれる。これらの電圧指令 v_{1n^*} , v_{2n^*} , v_{3n^*} , v_{4n^*} が PWMパルスに反映されるタイミングは、レジスタに書き込まれてから次の割り込み信号が来たときである(このため、図1では、CPUによる前回の演算周期に演算された各電圧指令 v_{1n^*} , v_{2n^*} , v_{3n^*} , v_{4n^*} が、次の演算周期内で順次出力されている)。そして、各キャリア周期ごとに電圧指令 v_{1n^*} , v_{2n^*} , v_{3n^*} , v_{4n^*} を二つのセレクト信号 S_1 , S_2 の組み合わせにより選択して、キャリアと順次比較する。この結果、電圧指令は各キャリア周期ごとに変化することになり、出力電圧指令の時間分解能が向上することになる。

【0010】本発明は、以下に述べるように、CPUの1回の演算周期内で変化する複数の補間電圧指令 v_{1n^*} , v_{2n^*} , v_{3n^*} , v_{4n^*} の演算方法(補間方法)に特徴を有している。まず、請求項1記載の発明では、演算により求められた前回及び今回の電圧指令から、1回の演算周期内で変化する電圧指令 v_{1n^*} , v_{2n^*} , v_{3n^*} , v_{4n^*} を演算する。この発明においては、図2のようにCPUが前回演算した電圧指令 v_{n-1}^* と今回演算した電圧指令 v_n^* を直線で結ぶことにより一次近似し、更にその間を4等分することにより、4段階に変化する電圧指令 v_{1n^*} , v_{2n^*} , v_{3n^*} , v_{4n^*} を生成(補

間) する。

【0011】図2において、白丸で示した v_{n-1}^* , v_n^* は、それぞれCPUの割り込みタイミング T_n , T_{n+1} において演算される電圧指令であり、黒丸で示した v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* は今回の割り込みタイミング T_n において補間される電圧指令である。ここで、前回のタイミング T_{n-1} において演算された電圧指令 v_{n-1}^* は、一周期遅れの今回のタイミング T_n で出力され、今回のタイミング T_n において演算された電圧指令 v_n^* は、一周期遅れの次回のタイミング T_{n+1} で出力されている。補間される電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* は、前回の演算による電圧指令 v_{n-1}^* 及び今回の演算による電圧指令 v_n^* を用いて、数式2により求められる。なお、数式2は簡単な比例配分による演算式であり、その内容は図2からも容易に理解される。

【0012】

【数2】

$$\begin{aligned} v_{1n}^* &= \frac{v_n^* - v_{n-1}^*}{4} + v_{n-1}^* \\ v_{2n}^* &= \frac{v_n^* - v_{n-1}^*}{2} + v_{n-1}^* \\ v_{3n}^* &= \frac{3(v_n^* - v_{n-1}^*)}{4} + v_{n-1}^* \\ v_{4n}^* &= v_n^* \end{aligned}$$

【0013】この場合、タイミング T_n において演算された電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* が実際にインバータ等のPWM電力変換器へ出力されるのは次回のタイミング T_{n+1} すなわち時刻 $T_n + T$ (T : 割り込み周期) であり、割り込み周期 T の遅れを伴う。つまり、本発明では、今回の電圧指令 v_n^* が次回のタイミング T_{n+1} で出力されて初めて前回の電圧指令 v_{n-1}^* との間を補間するべき電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* が求まるので、これらの電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* がPWMパルスに反映されるのは次回のタイミング T_{n+1} 以降になる。このような遅れは、制御から見ると無駄時間要素となって応答限界が低くなる。

【0014】請求項2記載の発明は、上記不都合を解消することを目的としており、前回演算された電圧指令と今回演算された電圧指令とを結ぶ直線上に次回の電圧指令が存在すると推定して、1回の演算周期内で4段階に変化する電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* を演算する。図3において、前回の電圧指令 v_{n-1}^* (図示せず) 及び今回の電圧指令 v_n^* を一次近似した直線上に次回の電圧指令 v_{n+1}^* も存在する (つまり、前回及び今回の電圧指令変化率が同一である) とした場合、今回の割り込みタイミング T_n における各電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* は、数式3によって演算される。数式3の内容も簡単な比例配分に基づくものであって図3から容易に理解されるため、詳述は省略する。

【0015】

【数3】

$$\begin{aligned} v_{1n}^* &= v_n^* \\ v_{2n}^* &= \frac{v_n^* - v_{n-1}^*}{4} + v_{n-1}^* \\ v_{3n}^* &= \frac{v_n^* - v_{n-1}^*}{2} + v_{n-1}^* \\ v_{4n}^* &= \frac{3(v_n^* - v_{n-1}^*)}{4} + v_{n-1}^* \end{aligned}$$

【0016】この発明でも、今回の電圧指令 v_n^* が演算されて初めて電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* が求められるが、今回の電圧指令 v_n^* は今回の割り込みタイミング T_n において出力されているので、今回の電圧指令 v_n^* と次回の電圧指令 v_{n+1}^* との間を補間するべき電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* を今回のタイミング T_n 以降にPWMパルスに反映させることができるので、請求項1の発明に比べて無駄時間が大幅に短縮される。

【0017】請求項3記載の発明では、前回及び今回の電圧指令の平均値を求め、前回の電圧指令と今回の電圧指令とを結ぶ直線上に次回の電圧指令が存在するものとして (これにより v_{4n}^* も補間可能になる) 、1回の演算周期内で変化する電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* を演算する。すなわち図4において、前回の電圧指令 v_{n-1}^* 、今回の電圧指令 v_n^* 及び次回の電圧指令 v_{n+1}^* (図示せず) が一直線上にあるとすると、割り込みタイミング T_n における各電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* は数式4によって求められる。ここで、 v_{1n}^* は前回及び今回の電圧指令の平均値となっている。この数式4は簡単な比例配分による演算式であり、その内容は図4からも容易に理解することができる。

【0018】

【数4】

$$\begin{aligned} v_{1n}^* &= \frac{v_n^* + v_{n-1}^*}{2} \\ v_{2n}^* &= \frac{v_n^* + v_{n-1}^*}{2} + \frac{v_n^* - v_{n-1}^*}{4} \\ v_{3n}^* &= v_n^* \\ v_{4n}^* &= \frac{v_n^* + v_{n-1}^*}{2} + \frac{3(v_n^* - v_{n-1}^*)}{4} \end{aligned}$$

【0019】この発明においても、今回の電圧指令 v_n^* が演算されて初めて補間するべき電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* が求められるが、これらの電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* のうち v_{1n}^* は割り込み周期の中間の位置にあり、今回の割り込みタイミング T_n と次回の割り込みタイミング T_{n+1} の中間ににおいて出力することができるから、本発明における無駄時間は請求項1の発明の無駄時間 T の $1/2$ となる。また、電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* のうち v_{4n}^* のみが次回の電圧指令の推定値を使用した一次近似によるも

のであるから、補間精度が請求項2の発明よりも改善される。

【0020】請求項4に記載した発明では、前回及び今回の回転座標変換（PWM電力変換器の出力電圧をd-q軸直交回転座標成分に分離して個別に制御し、これらの各成分を静止座標成分へ変換する際の回転座標変換）に用いる角度指令から、1回の演算周期内で4段階に変化する電圧指令を補間する。すなわち、正弦波インバータ等のPWM電力変換器では出力電圧指令波形が正弦波と分かっているので、PWM電力変換器の回転座標変換に使用する角度指令を複数段階に変化させ、これらの角度指令を用いて回転座標変換することより複数の電圧指令を補間するものである。この結果、電圧指令を一次近似によって補間する場合（請求項1～請求項3）に比べて、一層高精度に電圧指令を補間することができる。

【0021】図5において、前回の割り込みタイミングT_{n-1}で演算された電圧指令v_{n-1*}に対応する角度指令をθ_{n*}、今回の割り込みタイミングT_nで演算された電圧指令v_{n*}に対応する角度指令をθ_{n+1*}とすると、今回のタイミングT_nにおける回転座標変換の角度指令θ_{1n*}、θ_{2n*}、θ_{3n*}、θ_{4n*}は、数式5によって求められる。なお、数式5は、前述した数式2における各電圧指令を角度指令に置き替えたものと考えることができ

【0022】

【数5】

$$\begin{aligned}\theta_{1n^*} &= \frac{\theta_n^* - \theta_{n-1}^*}{4} + \theta_{n-1}^* \\ \theta_{2n^*} &= \frac{\theta_n^* - \theta_{n-1}^*}{2} + \theta_{n-1}^* \\ \theta_{3n^*} &= \frac{3(\theta_n^* - \theta_{n-1}^*)}{4} + \theta_{n-1}^* \\ \theta_{4n^*} &= \theta_n^*\end{aligned}$$

【0023】数式5によって演算される角度指令θ_{1n*}、θ_{2n*}、θ_{3n*}、θ_{4n*}は、今回の回転座標変換に用いる角度指令θ_{n*}と、図5に表れていない前回の回転座標変換に用いた角度指令θ_{n-1*}とから求められており、これらの角度指令θ_{1n*}、θ_{2n*}、θ_{3n*}、θ_{4n*}はθ_{n-1*}とθ_{n*}との間の横軸上に存在する。図5に示した電圧指令v_{1n*}、v_{2n*}、v_{3n*}、v_{4n*}は、上記角度指令θ_{1n*}、θ_{2n*}、θ_{3n*}、θ_{4n*}を用いて回転座標変換することにより求められる。

【0024】上述した請求項4の発明では、請求項1の場合と同様に、今回の電圧指令v_{n*}が次回のタイミングT_{n+1}で出力されて初めて前回の電圧指令v_{n-1*}との間を補間するべき電圧指令v_{1n*}、v_{2n*}、v_{3n*}、v_{4n*}が求まり、これらの電圧指令v_{1n*}、v_{2n*}、v_{3n*}、v_{4n*}がPWMパルスに反映されるのは次回のタイミングT_{n+1}以降になるので。割り込み周期Tに相当する無駄時間が発生する。

【0025】この無駄時間を減らすため、請求項5の発明では、前回の角度指令θ_{n-1*}から今回の角度指令θ_{n*}までの変化分と、今回の角度指令θ_{n*}から次回の角度指令θ_{n+1*}までの変化分とが同一であると仮定したうえで、前回及び今回の角度指令θ_{n-1*}、θ_{n*}を用いて数式6により角度指令θ_{1n*}、θ_{2n*}、θ_{3n*}、θ_{4n*}を求め、これらの角度指令を用いて回転座標変換を行うことにより、今回の電圧指令v_{n*}と次回の電圧指令v_{n+1*}との間を補間するべき電圧指令v_{1n*}、v_{2n*}、v_{3n*}、v_{4n*}を得る。なお、数式6は、前述した数式3における各電圧指令を角度指令に置き替えたものと考えができる。

【0026】

【数6】

$$\begin{aligned}\theta_{1n^*} &= \theta_n^* \\ \theta_{2n^*} &= \frac{\theta_n^* - \theta_{n-1}^*}{4} + \theta_n^* \\ \theta_{3n^*} &= \frac{\theta_n^* - \theta_{n-1}^*}{2} + \theta_n^* \\ \theta_{4n^*} &= \frac{3(\theta_n^* - \theta_{n-1}^*)}{4} + \theta_n^*\end{aligned}$$

【0027】そして、数式6により求めたそれぞれの角度指令θ_{1n*}、θ_{2n*}、θ_{3n*}、θ_{4n*}に基づいて回転座標変換し、対応する電圧指令v_{1n*}、v_{2n*}、v_{3n*}、v_{4n*}を得る。図6は、本発明によって補間される電圧指令v_{1n*}、v_{2n*}、v_{3n*}、v_{4n*}を示している。本発明によれば、請求項2の発明と同様に今回の電圧指令v_{n*}が今回の割り込みタイミングT_nで出力され、今回の電圧指令v_{n*}と次回の電圧指令v_{n+1*}との間を補間するべき電圧指令v_{1n*}、v_{2n*}、v_{3n*}、v_{4n*}を今回のタイミングT_n以降にPWMパルスに反映させることができるとから、請求項4の発明に比べて無駄時間が大幅に短縮される。

【0028】請求項6記載の発明では、前回及び今回の回転座標変換に用いる角度指令の平均値を求め、前回の角度指令θ_{n-1*}から今回の角度指令θ_{n*}までの変化分と、今回の角度指令θ_{n*}から次回の角度指令θ_{n+1*}までの変化分とが同一であると仮定したうえで（これによりv_{4n*}も補間可能になる）角度指令θ_{1n*}、θ_{2n*}、θ_{3n*}、θ_{4n*}を求める、これらを用いた回転座標変換により電圧指令v_{1n*}、v_{2n*}、v_{3n*}、v_{4n*}を演算する。すなわち、数式7に示すように、図7における前回の角度指令θ_{n-1*}及び今回の角度指令θ_{n*}の平均値を求めてθ_{1n*}とし、他の角度指令θ_{2n*}、θ_{3n*}、θ_{4n*}を比例配分により求める。

【0029】

【数7】

間が発生する。そこで、請求項8記載の発明では、上記無駄時間を解消するため、請求項2の発明と同様の原理を用いてq軸電圧指令及びd軸電圧指令を求め、その後、回転座標変換によって電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* を演算するものである。すなわち、例えばq軸電圧指令については、図9に示すごとく前回のq軸電圧指令 v_{1qn-1}^* （図示せず）及び今回のq軸電圧指令 v_{1qn}^* を一次近似した直線上に次回のq軸電圧指令 v_{1qn+1}^* も存在する（つまり、前回及び今回のq軸電圧指令変化率が同一である）とした場合、今回の割り込みタイミング T_n におけるq軸電圧指令 v_{1q1n}^* , v_{1q2n}^* , v_{1q3n}^* , v_{1q4n}^* は、数式3に相当する次の数式9によって求められる。

【0030】

【数9】

$$v_{1q1n}^* = v_{1qn}^*$$

$$v_{1q2n}^* = \frac{v_{1qn}^* - v_{1qn-1}^*}{4} + v_{1qn}^*$$

$$v_{1q3n}^* = \frac{v_{1qn}^* - v_{1qn-1}^*}{2} + v_{1qn}^*$$

$$v_{1q4n}^* = \frac{3(v_{1qn}^* - v_{1qn-1}^*)}{4} + v_{1qn}^*$$

【0030】この発明によれば、請求項3の発明と同様に、電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* のうち v_{1n}^* は割り込み周期の中間の位置にあり、今回の割り込みタイミング T_n と次回の割り込みタイミング T_{n+1} との中間ににおいて出力することが可能であるから、無駄時間は請求項4の発明の1/2となる。また、電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* のうち最後の v_{4n}^* のみが次回の角度指令 θ_{n+1}^* の推定値に基づく値であるから、補間精度が請求項5の発明よりも改善される。

【0031】請求項7記載の発明では、PWM電力変換器の出力電圧をd-q軸直交回転座標成分に分離して個別に制御する場合において、電圧指令を直交座標成分に分離してなるd軸電圧指令、q軸電圧指令の前回値及び今回値を用いて1回の演算周期内で変化する電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* を演算する。例えばq軸電圧指令について説明すると、図8に示すように、q軸電圧指令の前回値 v_{1qn-1}^* と今回値 v_{1qn}^* とを一次近似し、その間を4等分して割り込みタイミング T_n におけるq軸電圧指令 v_{1q1n}^* , v_{1q2n}^* , v_{1q3n}^* , v_{1q4n}^* を補間する。その演算式は数式8に示すとおりであり、数式2に対応するものである。

【0032】

【数8】

$$v_{1q1n}^* = \frac{v_{1qn}^* - v_{1qn-1}^*}{4} + v_{1qn-1}^*$$

$$v_{1q2n}^* = \frac{v_{1qn}^* - v_{1qn-1}^*}{2} + v_{1qn-1}^*$$

$$v_{1q3n}^* = \frac{3(v_{1qn}^* - v_{1qn-1}^*)}{4} + v_{1qn-1}^*$$

$$v_{1q4n}^* = v_{1qn}^*$$

【0033】d軸電圧指令についてもその前回値 v_{1dn-1}^* と今回値 v_{1dn}^* とを一次近似することにより、割り込みタイミング T_n におけるd軸電圧指令 v_{1d1n}^* , v_{1d2n}^* , v_{1d3n}^* , v_{1d4n}^* を求める。そして、これらのq軸電圧指令及びd軸電圧指令を角度 θ_n で回転座標変換して電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* を得る。

【0034】なお、上記請求項7の発明においても、請求項1の場合と同様に割り込み周期Tに相当する無駄時

【0036】d軸電圧指令についても、その前回値 v_{1dn-1}^* と今回値 v_{1dn}^* とを一次近似した直線上に次回のd軸電圧指令 v_{1dn+1}^* も存在するとして、割り込みタイミング T_n におけるd軸電圧指令 v_{1d1n}^* , v_{1d2n}^* , v_{1d3n}^* , v_{1d4n}^* を求める。そして、これらのq軸電圧指令及びd軸電圧指令を角度 θ_n で回転座標変換して電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* を得る。

【0037】この発明においても、今回の電圧指令 v_n^* と次回の電圧指令 v_{n+1}^* との間を補間すべき電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* を今回のタイミング T_n 以降にPWMパルスに反映させることができるために、請求項7の発明に比べて無駄時間が大幅に短縮される。

【0038】請求項9記載の発明では、請求項3の発明と同様の原理を用いてq軸電圧指令及びd軸電圧指令を求め、その後、角度 θ_n で回転座標変換して電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* を演算するものである。すなわち図10において、前回のq軸電圧指令 v_{1qn-1}^* 、今回のq軸電圧指令 v_{1qn}^* 及び次回のq軸電圧指令 v_{1qn+1}^* （図示せず）が一直線上にあるとすると、割り込みタイミング T_n における各q軸電圧指令 v_{1q1n}^* , v_{1q2n}^* , v_{1q3n}^* , v_{1q4n}^* は、数式4に相当する次の数式10によって求められる。

【0039】

【数10】

13

$$v_{1q1n}^* = \frac{v_{1qn}^* + v_{1qn-1}^*}{2}$$

$$v_{1q2n}^* = \frac{v_{1qn}^* - v_{1qn-1}^*}{4} + \frac{v_{1qn}^* + v_{1qn-1}^*}{2}$$

$$v_{1q3n}^* = v_{1qn}^*$$

$$v_{1q4n}^* = \frac{3(v_{1qn}^* - v_{1qn-1}^*)}{4} + \frac{v_{1qn}^* + v_{1qn-1}^*}{2}$$

【0040】d軸電圧指令 v_{1d1n}^* , v_{1d2n}^* , v_{1d3n}^* , v_{1d4n}^* についても同様にして求め、これらのd軸電圧指令及びq軸電圧指令を角度 θ_n で回転座標変換して電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* を演算する。この発明においても、第1の電圧指令 v_{1n}^* を今回の割り込みタイミング T_n と次回の割り込みタイミング T_{n+1} との中間において出力することが可能であるから、無駄時間が請求項7の発明の $1/2$ となる。また、最後の電圧指令 v_{4n}^* のみが次回の電圧指令の推定値を使用した一次近似によるものとなるから、補間精度が請求項8の発明よりも改善される。

【0041】請求項10記載の発明は、請求項4の発明と請求項7の発明とを組み合わせたものであり、まず、回転座標変換に用いる角度指令 $\theta_{1n}^* \sim \theta_{4n}^*$ を数式5により求め、一方、q軸電圧指令 $v_{1q1n}^* \sim v_{1q4n}^*$ を数式8にて求めると共に同様にしてd軸電圧指令 $v_{1d1n}^* \sim v_{1d4n}^*$ を求め、これらのd軸電圧指令及びq軸電圧指令 $v_{1d1n}^* \sim v_{1d4n}^*$, $v_{1q1n}^* \sim v_{1q4n}^*$ をそれぞれ角度 $\theta_{1n}^* \sim \theta_{4n}^*$ により回転座標変換して電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* を演算する。この結果、演算量は多くなるが、最も精度の高い補間を行うことができる。

【0042】請求項11記載の発明は、請求項10の発明における割り込み周期T相当の無駄時間を少なくするために、請求項5の発明と請求項8の発明とを組み合わせたものである。すなわち、回転座標変換に用いる角度指令 $\theta_{1n}^* \sim \theta_{4n}^*$ を数式6により求め、一方、q軸電圧指令 $v_{1q1n}^* \sim v_{1q4n}^*$ を数式9にて求めると共に同様にしてd軸電圧指令 $v_{1d1n}^* \sim v_{1d4n}^*$ を求め、これらのd軸電圧指令 $v_{1d1n}^* \sim v_{1d4n}^*$ 及びq軸電圧指令 $v_{1q1n}^* \sim v_{1q4n}^*$ をそれぞれ角度 $\theta_{1n}^* \sim \theta_{4n}^*$ により回転座標変換して電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* を演算する。この発明によれば、今回の電圧指令 v_{n}^* と次回の電圧指令 v_{n+1}^* との間を補間するべき電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* を今回のタイミング T_n 以降にPWMパルスに反映させることができたため、請求項10の発明に比べて無駄時間が大幅に短縮される。

【0043】請求項12記載の発明は、請求項10の発明における無駄時間を $1/2$ とし、請求項11の発明よりも補間精度を一層向上させるため、請求項6の発明と請求項9の発明とを組み合わせたものである。すなわち、回転座標変換に用いる角度指令 $\theta_{1n}^* \sim \theta_{4n}^*$ を数式7により求め、一方、q軸電圧指令 $v_{1q1n}^* \sim v_{1q4n}^*$ を

14

数式10にて求めると共に同様にしてd軸電圧指令 $v_{1d1n}^* \sim v_{1d4n}^*$ を求め、これらのd軸電圧指令 $v_{1d1n}^* \sim v_{1d4n}^*$ 及びq軸電圧指令 $v_{1q1n}^* \sim v_{1q4n}^*$ をそれぞれ角度 $\theta_{1n}^* \sim \theta_{4n}^*$ により回転座標変換して電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* を演算する。この発明によれば、第1の電圧指令 v_{1n}^* を今回の割り込みタイミング T_n と次回の割り込みタイミング T_{n+1} との中間において出力することが可能であり、無駄時間が請求項10の発明の $1/2$ になると共に、最後の電圧指令 v_{4n}^* のみが次回の電圧指令の推定値を使用した一次近似によるものとなるから、補間精度が請求項11の発明よりも改善される。

【0044】

【発明の実施の形態】以下、本発明の実施形態を説明する。図11は、請求項1～請求項3に記載した発明の実施形態が適用される機能ブロック図である。図11において、マイコンやDSP等のCPUにより演算された時系列的な二つの基準電圧指令、すなわち前回の電圧指令 v_{n-1}^* 及び今回の電圧指令 v_n^* は、電圧補間演算手段11に与えられる。なお、この電圧補間演算手段11はソフトウェアによって実現される。

【0045】電圧補間演算手段11は、前回電圧指令 v_{n-1}^* 及び今回電圧指令 v_n^* を用いて、前述した数式2または数式3または数式4の一次近似による演算を行い、補間電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* を生成してハードウェア側へ出力する。そして、上記電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* はレジスタ21～24にそれぞれ書き込まれる。

【0046】前記図1を参照しながら説明したように、キャリア発生器50からのキャリアと比較される電圧指令は、データセレクタ30によりキャリアに同期してレジスタ21～24から順次選択される。すなわち、キャリアに同期してカウント動作する4進カウンタ等のセレクト信号発生器40から図1のセレクト信号S1, S2が outputされ、これらのセレクト信号S1, S2の論理レベルの組み合わせにより、データセレクタ30を介して電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* が順に選択されて出力されることになる。比較器60では、データセレクタ30から順次出力される電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* とキャリアとを比較し、インバータ等のPWM電力変換器のスイッチング素子に与えるPWMパルスを出力する。

【0047】ここで、電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* は、図2または図3または図4に示すように、前回の電圧指令 v_{n-1}^* 及び今回の電圧指令 v_n^* を結ぶ直線上にあり、特に、図4の場合では更に次回の電圧指令 v_{n+1}^* も結んだ直線上にある。これらの電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* を用いてCPUの演算周期内で出力電圧指令をキャリア周期ごとに順次変化させることにより、基準電圧指令のみによる場合に比べて出力電圧指令の時間分解能を高め、出力電圧波形ひいては電流波形を一層正弦波に近付けることができる。つまり、CPUの一演算周期で4回分の電圧指令を得ることができるから、電圧指令の時間軸方向の分解能は補間前の4倍となる。このように電圧指令を逐次与える手法は、本実施形態のようにレジスタ及びデータセレクタを用いる方法以外に、いわゆるFIFO(first-in-first-out: 先入れ先出し方式)メモリによっても達成可能である。つまり、電圧指令 v_{1n}^* , v_{2n}^* , v_{3n}^* , v_{4n}^* を順に求めてFIFOメモリに格納し、その後、同じ順番で読み出しても良い。

【0048】図12は、請求項4～請求項6に記載した発明の実施形態が適用される機能ブロック図である。この図12はソフトウェア部分のみを示しており、2/3相変換手段14から出力される三相各相の電圧指令 $v_{u1}^* \sim v_{u4}^*$, $v_{v1}^* \sim v_{v4}^*$, $v_{w1}^* \sim v_{w4}^*$ は、各相ごとに図11と同一構成のディジタルハードウェアに入力されて各相のPWMパルスに変換される。例えば、U相について言えば、CPUの一演算周期内で4段階に変化する電圧指令 $v_{u1}^* \sim v_{u4}^*$ が、図11における電圧補間演算手段11の出力信号に相当する。

【0049】本実施形態において、角度補間演算手段12は、前回角度指令 θ_{n-1}^* 及び今回角度指令 θ_n^* を用いて数式5または数式6または数式7の補間演算を行い、d-q軸直交回転座標成分から静止座標成分への回転座標変換を行う際の角度指令を θ_{1n}^* , θ_{2n}^* , θ_{3n}^* , θ_{4n}^* と4段階に変化させて出力する。つまり、請求項4の発明では数式5により、請求項5の発明では数式6により、請求項6の発明では数式7により角度補間演算を行って角度指令 θ_{1n}^* , θ_{2n}^* , θ_{3n}^* , θ_{4n}^* を求める。

【0050】回転座標変換手段13は、PWM電力変換器において正弦波の出力電圧をd-q軸直交座標成分に分離して個別に制御する場合に、電圧指令を直交座標成分に分離してなるd軸電圧指令 v_{1d}^* , q軸電圧指令 v_{1q}^* を入力として、角度指令 θ_{1n}^* , θ_{2n}^* , θ_{3n}^* , θ_{4n}^* に基づいて回転座標変換を行う。そして、この座標変換後の静止座標成分を次段の2/3相変換手段14により三相成分に変換し、電圧指令 v_{u1}^* , v_{v1}^* , v_{w1}^* , 同 v_{u2}^* , v_{v2}^* , v_{w2}^* , 同 v_{u3}^* , v_{v3}^* , v_{w3}^* , 同 v_{u4}^* , v_{v4}^* , v_{w4}^* を求める。ここで、補間される角度指令に基づいた回転座標変換及び2/3相変換は、一括して補間される角度指令 $\theta_{1n}^* \sim \theta_{4n}^*$ のうち、 θ_{1n}^* に

よる座標変換によって v_{u1}^* , v_{v1}^* , v_{w1}^* が、 θ_{2n}^* による座標変換によって v_{u2}^* , v_{v2}^* , v_{w2}^* が、 θ_{3n}^* による座標変換によって v_{u3}^* , v_{v3}^* , v_{w3}^* が、 θ_{4n}^* による座標変換によって v_{u4}^* , v_{v4}^* , v_{w4}^* がそれぞれ求められる。

【0051】図13は、請求項7～請求項9に記載した発明の実施形態が適用される機能ブロック図である。この図も図11におけるソフトウェア部分のみを示しており、2/3相変換手段14から出力される三相各相の電圧指令 $v_{u1}^* \sim v_{u4}^*$, $v_{v1}^* \sim v_{v4}^*$, $v_{w1}^* \sim v_{w4}^*$ は、図11と同様にディジタルハードウェアによりPWMパルスに変換される。

【0052】この実施形態では、d軸電圧指令の今回値 v_{1dn}^* 及び前回値 v_{1dn-1}^* 、q軸電圧指令の今回値 v_{1qn}^* 及び前回値 v_{1qn-1}^* を用いて、請求項7の発明では数式8及びd軸成分に関する同様の式により、請求項8の発明では数式9及びd軸成分に関する同様の式により、請求項9の発明では数式10及びd軸成分に関する同様の式により、それぞれd軸成分、q軸成分ごとに補間演算を行ってd軸電圧指令 $v_{1d1n}^* \sim v_{1d4n}^*$ 及びq軸電圧指令 $v_{1q1n}^* \sim v_{1q4n}^*$ を求める。これらのd軸電圧指令 $v_{1d1n}^* \sim v_{1d4n}^*$ 及びq軸電圧指令 $v_{1q1n}^* \sim v_{1q4n}^*$ は、回転座標変換手段16において角度指令 θ_n^* により回転座標成分から静止座標成分へ変換され、これらの静止座標成分が次段の2/3相変換手段14により三相成分に変換されて電圧指令 v_{u1}^* , v_{v1}^* , v_{w1}^* , 同 v_{u2}^* , v_{v2}^* , v_{w2}^* , 同 v_{u3}^* , v_{v3}^* , v_{w3}^* , 同 v_{u4}^* , v_{v4}^* , v_{w4}^* が求められる。

【0053】ここで、回転座標変換及び2/3相変換は、一括して補間される電圧指令 $v_{1d1n}^* \sim v_{1d4n}^*$ 及び $v_{1q1n}^* \sim v_{1q4n}^*$ のうち、 v_{1d1n}^* , v_{1q1n}^* に基づいて v_{u1}^* , v_{v1}^* , v_{w1}^* が、 v_{1d2n}^* , v_{1q2n}^* に基づいて v_{u2}^* , v_{v2}^* , v_{w2}^* が、 v_{1d3n}^* , v_{1q3n}^* に基づいて v_{u3}^* , v_{v3}^* , v_{w3}^* が、 v_{1d4n}^* , v_{1q4n}^* に基づいて v_{u4}^* , v_{v4}^* , v_{w4}^* がそれぞれ求められる。

【0054】図14は、請求項10～請求項12に記載した発明の実施形態が適用される機能ブロック図である。この図も図11におけるソフトウェア部分のみを示しており、2/3相変換手段14から出力される三相各相の電圧指令 $v_{u1}^* \sim v_{u4}^*$, $v_{v1}^* \sim v_{v4}^*$, $v_{w1}^* \sim v_{w4}^*$ は、図11と同様にディジタルハードウェアによりPWMパルスに変換される。

【0055】この実施形態では、d軸電圧指令の今回値 v_{1dn}^* 及び前回値 v_{1dn-1}^* 、q軸電圧指令の今回値 v_{1qn}^* 及び前回値 v_{1qn-1}^* を用いて、請求項10の発明では数式8及びd軸成分に関する同様の式により、請求項11の発明では数式9及びd軸成分に関する同様の式により、請求項12の発明では数式10及びd軸成分に関する同様の式により、それぞれd軸成分、q軸成分ごとに補間演算を行ってd軸電圧指令 $v_{1d1n}^* \sim v_{1d4n}^*$ 及び

v_{1d4n}^* 及び q 軸電圧指令 $v_{1q1n}^* \sim v_{1q4n}^*$ を求める。これらのが軸電圧指令 $v_{1d1n}^* \sim v_{1d4n}^*$ 及び q 軸電圧指令 $v_{1q1n}^* \sim v_{1q4n}^*$ は、回転座標変換手段 1 6 に入力され、回転座標成分から静止座標成分へ座標変換される。その際の角度指令 $\theta_{1n}^* \sim \theta_{4n}^*$ は、請求項 1 0 の発明では数式 5 により、請求項 1 1 の発明では数式 6 により、請求項 1 2 の発明では数式 7 により、何れも前回の角度指令 θ_{n-1}^* 及び今回の角度指令 θ_n^* を用いて演算される。

【0056】ここで、回転座標変換及び $2/3$ 相変換は、電圧指令 v_{1d1n}^* , v_{1q1n}^* 及び角度指令 θ_{1n}^* に基づいて v_{u1}^* , v_{v1}^* , v_{w1}^* が、 v_{1d2n}^* , v_{1q2n}^* 及び θ_{2n}^* に基づいて v_{u2}^* , v_{v2}^* , v_{w2}^* が、 v_{1d3n}^* , v_{1q3n}^* 及び θ_{3n}^* に基づいて v_{u3}^* , v_{v3}^* , v_{w3}^* が、 v_{1d4n}^* , v_{1q4n}^* 及び θ_{4n}^* に基づいて v_{u4}^* , v_{v4}^* , v_{w4}^* がそれぞれ求められる。

【0057】

【発明の効果】以上詳述したように、本発明によれば、C P Uの一演算周期内の出力電圧指令を予め複数段階に補間することにより出力電圧の時間軸方向の分解能を高めることができ、高速のC P Uを用いる等の方法を探らずに PWM 電力変換器から正弦波状の電圧ひいては電流を出力させることが可能である。これにより、負荷のトルクリップや回転ムラ、騒音の低減に寄与することができる。

【0058】また、請求項 1 ~ 請求項 1 2 の何れの発明においても、比較的簡単な演算によって出力電圧指令や角度指令についての段階的な補間が可能である。特に、請求項 2 の発明では請求項 1 の発明よりも制御上の無駄時間を短くすることができ、請求項 3 の発明では請求項 1 の発明に対して無駄時間を $1/2$ とし、また、請求項 2 の発明よりも高精度に補間を行うことができる。更に、前述したごとく、請求項 4 の発明に対する請求項 5, 6 の発明、請求項 7 の発明に対する請求項 8, 9 の発明、請求項 1 0 の発明に対する請求項 1 1, 1 2 の発明についても、同様に無駄時間を短縮すると共に補間精度を高める効果がある。

【図面の簡単な説明】

【図 1】本発明の基本となる出力電圧指令の発生パターンの説明図である。

【図 2】請求項 1 の発明における補間方法の説明図であ

る。

【図 3】請求項 2 の発明における補間方法の説明図である。

【図 4】請求項 3 の発明における補間方法の説明図である。

【図 5】請求項 4 の発明における補間方法の説明図である。

【図 6】請求項 5 の発明における補間方法の説明図である。

10 【図 7】請求項 6 の発明における補間方法の説明図である。

【図 8】請求項 7 の発明における補間方法の説明図である。

【図 9】請求項 8 の発明における補間方法の説明図である。

【図 10】請求項 9 の発明における補間方法の説明図である。

【図 11】請求項 1 ~ 請求項 3 に記載した発明の実施形態が適用される機能ブロック図である。

20 【図 12】請求項 4 ~ 請求項 6 に記載した発明の実施形態が適用される機能ブロック図である。

【図 13】請求項 7 ~ 請求項 9 に記載した発明の実施形態が適用される機能ブロック図である。

【図 14】請求項 1 0 ~ 請求項 1 2 に記載した発明の実施形態が適用される機能ブロック図である。

【図 15】従来技術を説明するための、電圧指令波形の一例を示す図である。

【図 16】従来技術を説明するための、出力電圧指令、C P U割り込み信号、キャリアのタイミングを示す図である。

30

【符号の説明】

1 1, 1 5 電圧補間演算手段

1 2 角度補間演算手段

1 3, 1 6 回転座標変換手段

1 4 $2/3$ 相変換手段

2 1 ~ 2 4 レジスタ

3 0 データセレクタ

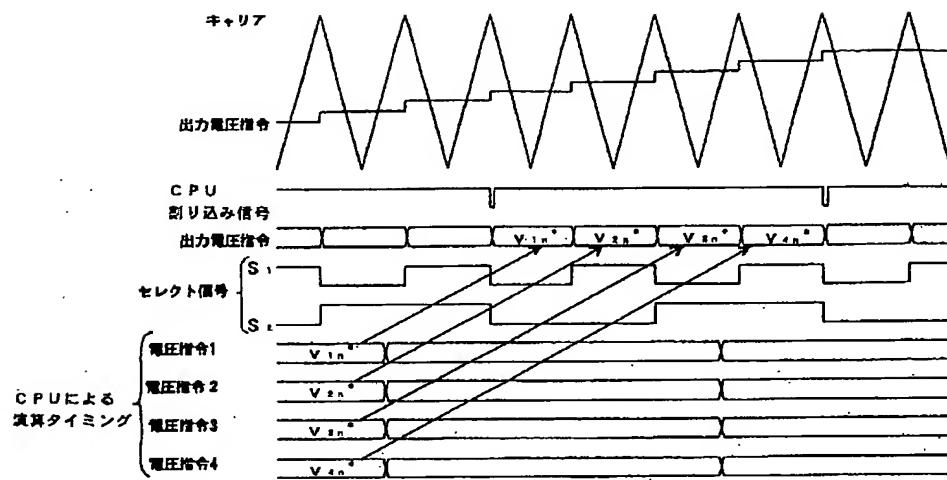
4 0 セレクト信号発生器

5 0 キャリア発生器

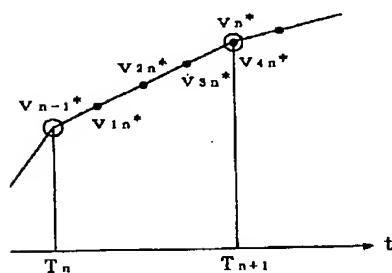
6 0 比較器

40

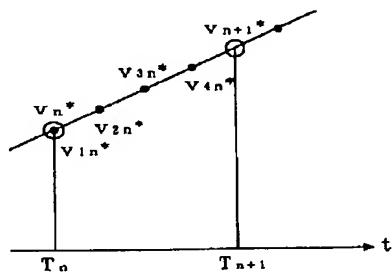
【図1】



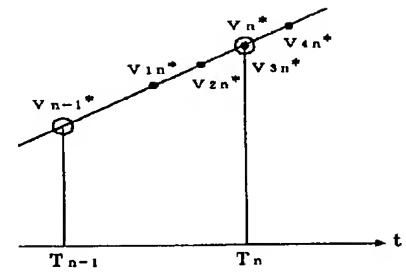
【図2】



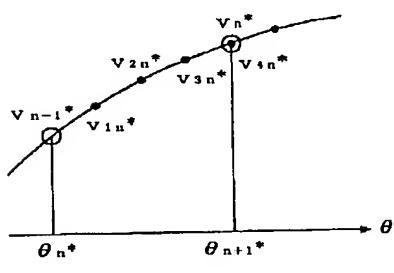
【図3】



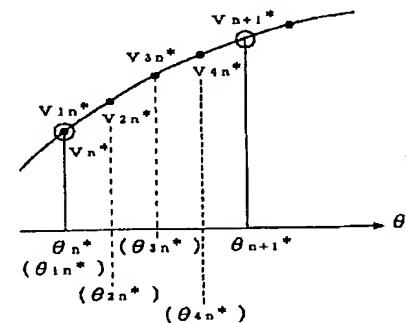
【図4】



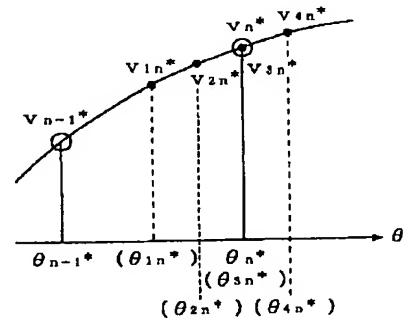
【図5】



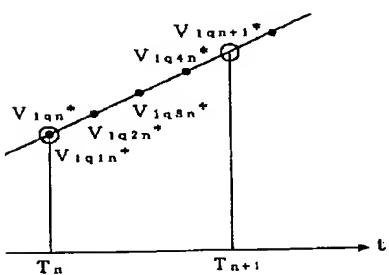
【図6】



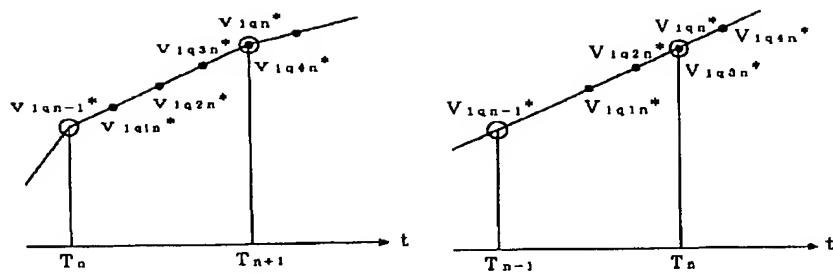
【図7】



【図9】

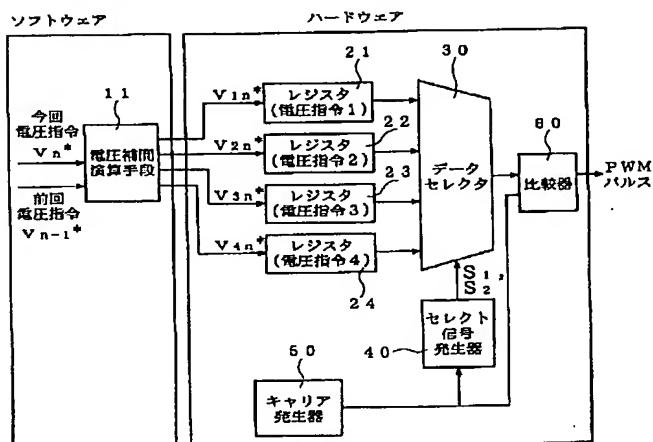


【図8】

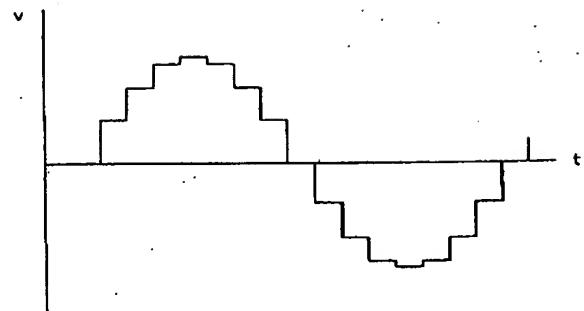


【図10】

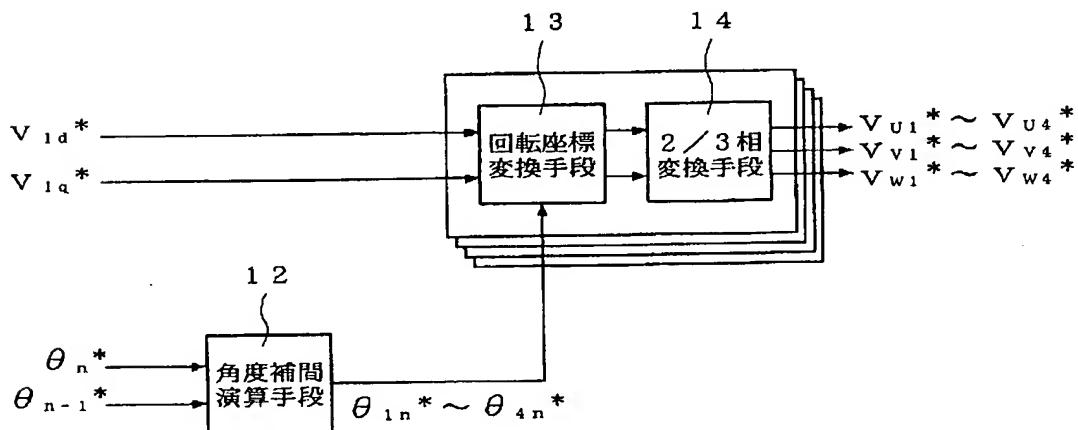
【図11】



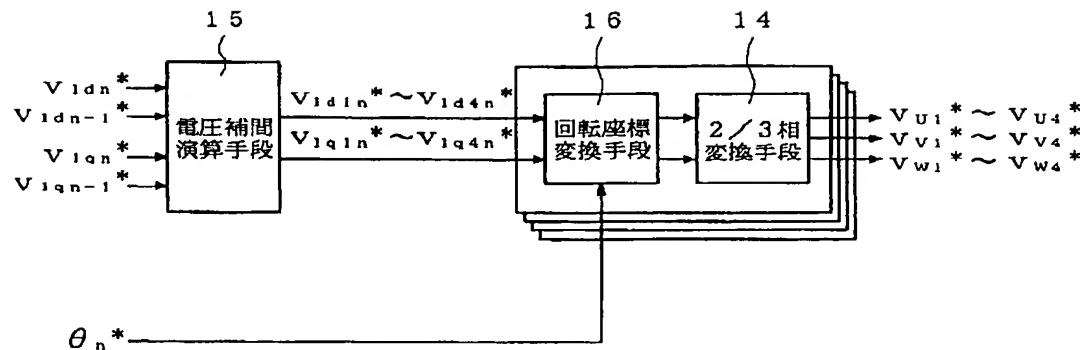
【図15】



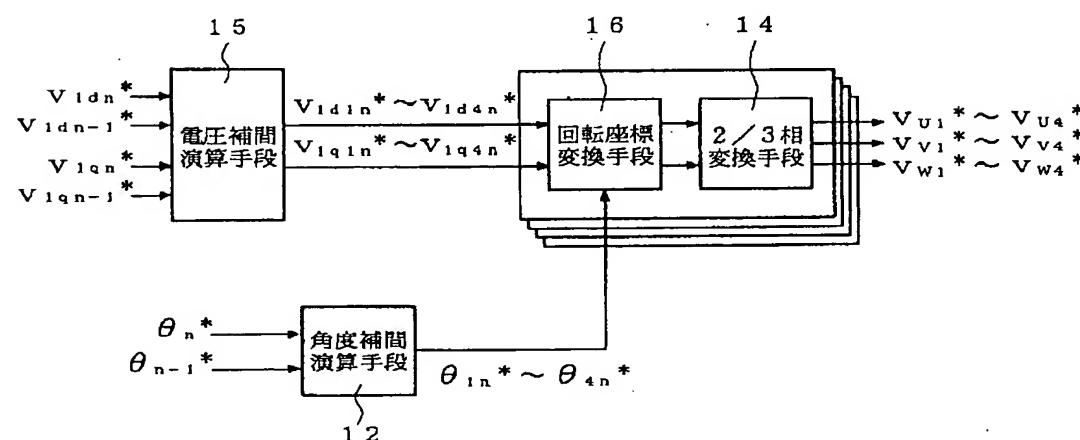
【図12】



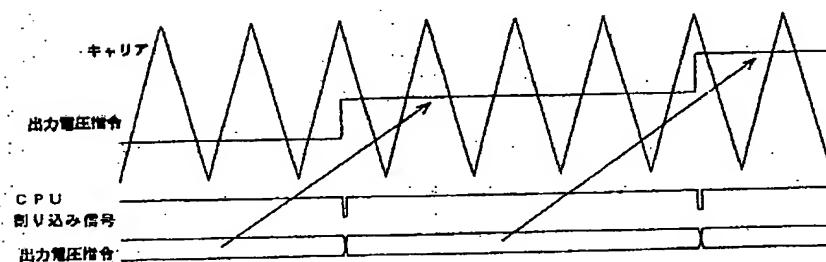
【図13】



【図14】



【図16】



フロントページの続き

(72) 発明者 松本 吉弘
神奈川県川崎市川崎区田辺新田1番1号
富士電機株式会社内

F ターム(参考) 5H007 AA01 DB02 DB07 EA13 EA15
5H740 BC06 JA23 JA28